

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-233521

(43)Date of publication of application : 19.08.1994

(51)Int.Cl.

H02M 1/12

H03H 7/09

H04B 15/00

(21)Application number : 05-013213

(71)Applicant : YOKOGAWA ELECTRIC CORP

(22)Date of filing : 29.01.1993

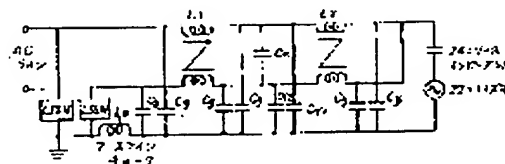
(72)Inventor : INAO KIOHARU
HIRAMATSU HITOSHI

(54) NOISE FILTER CIRCUIT

(57)Abstract:

PURPOSE: To provide a stable noise filter circuit, in which there is no variation in EMI noise suppression characteristics even if a earth-line choke coil is mounted in the circuit.

CONSTITUTION: In a noise filter circuit in which choke coils (L1, L2) and capacitors (CX, CY1, CY2) are mounted in a pad provided on a metal circuit board and which is provided between a switching element and a circuit for rectifying and smoothing the input current provided on the AC line side of a switching power supply or in the switching power supply, an earth-line choke coil (L3) is provided between the ground on the AC line side and the metal layer of the metal circuit board. Also, the core loss of the earth-line choke coil is selected to a value reducing a resonance by the inductance of the earth-line choke coil and by the stray capacitance (Cg) between the pad and metal layer on the metal circuit board.



LEGAL STATUS

[Date of request for examination]

[Date of sending the examiner's decision of rejection]

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision of rejection]

[Date of requesting appeal against examiner's decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19) 日本国特許庁 (J P)

(12) 公開特許公報 (A)

(11) 特許出願公開番号

特開平6-233521

(43) 公開日 平成 6 年 (1994) 8 月19日

(51) Int. Cl. ⁵
H02M 1/12 8325-5H
H03H 7/09 A 8321-5J
H04B 15/00 9298-5K

識別記号

F 1

審査請求 未請求 請求項の数 1 O L (全 7 頁)

(21) 出願番号 特願平5-13213

(22) 出願日 平成 5 年 (1993) 1 月29日

(71) 出願人 000006507

横河電機株式会社

東京都武蔵野市中町 2 丁目 9 番32号

(72) 発明者 稲生 清春

東京都武蔵野市中町 2 丁目 9 番32号 横河

電機株式会社内

(72) 発明者 平松 仁

東京都武蔵野市中町 2 丁目 9 番32号 横河

電機株式会社内

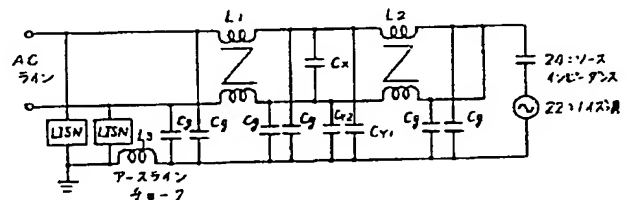
(74) 代理人 弁理士 小沢 信助

(54) 【発明の名称】 ノイズフィルタ回路

(57) 【要約】

【目的】 アースラインチョークコイルを実装しても、EMI ノイズ抑制特性にバラツキがなく安定したノイズフィルタ回路を提供することを目的とする。

【構成】 金属基板に設けられたパッドにチョークコイル (L 1, L 2) やコンデンサ (C₁, C₁₁, C₁₂) が実装される共に、スイッチング電源 (20) の AC ライン側若しくはスイッチング電源内部に設けられた入力電流を整流平滑化する回路とスイッチング素子 (Q) との間に設けられるノイズフィルタ回路において、前記 AC ライン側のグラウンドと前記金属基板の金属層との間にアースラインチョークコイル (L 3) を設ける共に、このアースラインチョークコイルのコア損失 (R_c) を、当該アースラインチョークコイルのインダクタンスと前記金属基板のパッドと金属層との間の浮遊容量 (C_g) による共振を低減する値に選定したことを特徴としている。



【特許請求の範囲】

【請求項 1】 金属基板に設けられたパッドにチョークコイル (L1, L2) やコンデンサ (C1, C11, C12) が実装される共に、スイッチング電源 (20) の AC ライン側若しくはスイッチング電源内部に設けられた入力電流を整流平滑化する回路とスイッチング素子 (Q) との間に設けられるノイズフィルタ回路において、前記 AC ライン側のグラウンドと前記金属基板の金属層との間にアースラインチョークコイル (L3) を設ける共に、

このアースラインチョークコイルのコア損失 (Rc) を、当該アースラインチョークコイルのインダクタンスと前記金属基板のパッドと金属層との間の浮遊容量 (Cg) による共振を低減する値に選定したことを特徴とするノイズフィルタ回路。

【発明の詳細な説明】

【0001】

【産業上の利用分野】 本発明はスイッチング電源から発生するノイズの AC ラインへの伝播を抑制するノイズフィルタ回路に係り、特に EMI ノイズ抑制特性にバラツキがなく、特性の安定する改良に関する。

【0002】

【従来の技術】 ノイズフィルタ回路は、例えば本出願人の提案に係る特願平 3 - 1 5 6 7 1 6 号明細書に開示されている。図 6 はこのような従来装置の構成ブロック図である。図において、ノイズフィルタ回路 10 は、交流電源 30 とスイッチング電源 20 の間に装着されるもので、スイッチング電源 20 により発生するスイッチングノイズが交流電源 30 側に伝播するのを防止している。ノイズフィルタ回路 10 の端子 P1, P2 は交流電源 30 との接続に用い、端子 P3, P4 はスイッチング電源 20 との接続に用いている。インピーダンス Z1 はスイッチング電源 20 の接地インピーダンスで、ここでは例えばスイッチング素子のカンケースとヒートシンク間のキャパシタ等がある。

【0003】 次にノイズフィルタ回路 10 の詳細を説明する。アクロスザラインコンデンサ C11 は、端子 P1 と端子 P2 を連絡するもので、これと並列に放電用の抵抗 R1 が接続されている。コモンモードチョークコイル L1 はアクロスザラインコンデンサ C11 の後段に接続されたもので、コモンモードノイズとノーマルモードノイズを低減する。アクロスザラインコンデンサ C12 は、コモンモードチョークコイル L1 の後段に接続されたものであり、これと並列にコンデンサ C11, C12 が接続されている。コンデンサ C11, C12 は両者の接続点が接地されたもので、コモンモードノイズを低減する。

【0004】 続いてスイッチング電源 20 によるノイズについて説明する。コモンモードノイズ i1 は、インピーダンス Z1 とグラウンドを通して流れスイッチング電源 20 に戻るもので、図中破線で示してある。ノーマルモ

ードノイズ i2 は、交流電源 30 からノイズフィルタ回路 10 に流れるもので、図中実線で表している。ノーマルモードノイズ i3 は、スイッチング電源 20 からノイズフィルタ回路 10 に流れるもので、図中一点鎖線で表している。両者 i2, i3 は何れも交流電源 30 とスイッチング電源 20 とを接続する二本の信号線間を往復する経路で流れるものである。

【0005】 そして、コモンモードノイズ i1 は、コモンモードチョークコイル L1 とコンデンサ C11, C12 により削減される。またノーマルモードノイズ i2 は、アクロスザラインコンデンサ C12 により交流電源 30 側の発生源に還流し、ノーマルモードノイズ i3 は、アクロスザラインコンデンサ C11 によりスイッチング電源 20 側の発生源に還流して、信号線に流れるノーマルモードノイズ電流の総量を削減している。

【0006】 しかしながら、図 6 のノイズフィルタ回路のみでは伝導ノイズを抑制しきれず、特に MHz 帯の高周波コモンモードノイズを削減するには別の対策が取られている。図 7 はアースラインチョークを有する従来装置の構成図である。図において、ノイズフィルタ回路 10 はここでは単純化のためチョークコイル L を一段としているが、図 6 の回路としてもよい。スイッチング電源 20 ではノイズ源 22 とソースインピーダンス 24 を図示している。疑似電源回路網 L1 SN は、ノイズを測定する際に AC ラインとグラウンドとの間に装着されるもので、測定系を安定させる働きをする。アースラインチョーク L3 は、スイッチング電源 20 とグラウンドとの間に装着されるもので、比較的小さな値のインダクタである。アースラインチョーク L3 は、グラウンドループのインピーダンスを高めて、AC ラインに流入するノイズを減少させる効果がある。

【0007】

【発明が解決しようとする課題】 ところで、本出願人は特願平 3 - 3 1 7 9 8 5 号明細書でノイズフィルタ回路とスイッチング電源を金属基板上に搭載した回路を提案している。この金属基板回路にアースラインチョークを適用すると次のような課題があった。

【0008】 図 8 は金属基板回路の断面図である。金属基板回路では、アルミニウム等の金属層をグラウンドとし、この金属層の上に絶縁用の樹脂層を形成し、この樹脂層の上にパッドと呼ばれる導体層を形成している。パッドにはコイルやコンデンサ等の電子部品の端子がはんだ付けされる。一般にこの樹脂層の厚さは 0.1mm 程度と薄く、そのためパッドと金属層の間で形成される容量 Cg は、従来の硝子エポキシ樹脂基板の場合と比較して著しく大きい。

【0009】 図 9 は金属基板回路にアースラインチョークコイルを設けた場合の回路図である。チョークコイル L1, L2 並びに疑似電源回路網 L1 SN を接続するパッドでは、グラウンドに対して容量 Cg が存在している。

特に疑似電源回路網 L 1 S N とチョークコイル L 3 の間に形成される浮遊容量 C g は、アースラインチョークコイル L 3 との間で共振回路を形成し、この共振周波数に相当する帯域でのノイズ低減効果が得られなくなるという課題があった。

【 0 0 1 0 】 図 1 0 は減衰特性の変動を示す図で、縦軸に減衰量 d B、横軸に周波数 M H z を表している。アースラインチョークコイルでは、コア材の透磁率 μ にバラツキがあり、そのため浮遊容量 C g とアースラインチョークコイルの共振周波数も各コイル毎に変動する、特に、共振周波数付近でのノイズレベルが大きく、且つノイズ規格に対するマージン小の場合には、このコア材透磁率 μ のバラツキによりノイズ規格を超過して製品が不合格になるという課題があった。

【 0 0 1 1 】 本発明はこのような課題を解決したもので、アースラインチョークコイルを実装しても、E M I ノイズ抑制特性にバラツキがなく安定したノイズフィルタ回路を提供することを目的とする。

【 0 0 1 2 】

【課題を解決するための手段】 このような目的を達成する本発明は、金属基板上に設けられたパッドにチョークコイル (L 1、L 2) やコンデンサ (C 1、C 11、C 12) が実装される共に、スイッチング電源 (2 0) の A C ライン側若しくはスイッチング電源内部に設けられた入力電流を整流平滑化する回路とスイッチング素子 (Q) との間に設けられるノイズフィルタ回路において、前記 A C ライン側のグラウンドと前記金属基板の金属層との間にアースラインチョークコイル (L 3) を設ける共に、このアースラインチョークコイルのコア損失 (R c) を、当該アースラインチョークコイルのインダクタンスと前記金属基板のパッドと金属層との間の浮遊容量 (C g) による共振を低減する値に選定したことを特徴としている。

【 0 0 1 3 】

【作用】 本発明において、アースラインチョークコイルはグラウンドループのインピーダンスを高めて、A C ラインに流れるノイズを削減する。金属基板ではパッドと金属層に起因する浮遊容量があり、このアースラインチョークコイルのインダクタンスとの共振周波数がたまたま E M I ノイズ対策の周波数帯域に入ってくる。そこで、アースラインチョークコイルのコア損失を適宜の値に選定することで、この共振の先鋭度を鈍くして、実質的に共振の影響がノイズ低減効果に及ばないようにしてい

$$Z = R_c + \frac{1}{j\omega C_g}$$

すなわち、コア損失 R c の増大と共にインピーダンス Z が増大する。グラウンドループに流れ込むノイズを抑制できる、他方の漸近線はコア損失 R c が大きい領域に相当

る。

【 0 0 1 4 】

【実施例】 以下図面を用いて、本発明を説明する。図 1 は本発明の一実施例を示す回路図で、前記図 7 や図 9 と相違する点はアースラインチョークコイル L 3 にある。尚、L 1 S N は疑似電源回路網、C 1 はアクロスザラインコンデンサで 0.01 μ F 程度、C 11、C 12 はコンデンサで 1000 p F 程度、L 1、L 2 はコモンモードチョークコイルで数 m H 程度、C g は金属基板のパッドと金属層間の浮遊容量で 100 p F 程度になっている。

【 0 0 1 5 】 図 2 は共振回路の等価回路で、(A) はアースラインチョークコイル L 3 と浮遊容量 C g、(B) はダンピング用抵抗 R を直列に接続する場合を比較例として表している。図 2 (B) に表すように、インダクタンス L とキャパシタ C との間の共振は抵抗 R を直列に接続することでダンピングされる。しかし、図 1 の回路でダンピング用抵抗 R をアースラインチョークコイル L 3 に直列に接続すると、挿入位置であるグラウンドには大電流が流れるので、損失が莫大になると共に、通常の抵抗素子では電流定格の面で使用に耐えられないという課題がある。

【 0 0 1 6 】 そこで、アースラインチョークコイル L 3 のコア損失 R c を用いて共振の減衰を実現する。ここで、コア損失とは、コアの体積当たりのエネルギー損失をいい、一般に磁気回路では励磁の際ヒステリシス曲線を描くので、付随してエネルギーが熱として失われる。図 3 は共振回路のインピーダンス曲線で、縦軸にインピーダンス Z、横軸にコア損失 R c をとっている。アースラインチョークコイル L 3 と浮遊容量 C g との共振インピーダンス Z は、次式で表される。

【数 1】

$$Z = \frac{j\omega R_c L_3}{j\omega L_3 + R_c} + \frac{1}{j\omega C_g}$$

ここで、 ω は角周波数である。一般にインピーダンス Z が大きいほどグラウンドループに流れ込むノイズを抑制できる。

【 0 0 1 7 】 次に、アースラインチョークコイル L 3 のインダクタンスと浮遊容量 C g とを一定としてコア損失 R c を増大させると、図 3 の場合に二つの漸近線が表れる。一方の漸近線はコア損失 R c が小さい領域に相当するもので、次式が成立する。

【数 2】

$$(R_c \ll j\omega L_3)$$

するもので、次式が成立する。

【数 3】

$$Z = j\omega L_3 + \frac{1}{j\omega C_g} \quad (R_c \gg j\omega L_3)$$

すなわち、コア損失 R_c によらずインピーダンス Z は一定になっている。ここで、両方の漸近線が交差する点で

$$R_c = j\omega L_3$$

そこで、コア損失 R_c の最適値 R_{co} は、次式で表され

$$R_{co} = k \cdot R_c$$

ここで k は定数で、例えば1.5とする。この定数 k は通常のコア材透磁率 μ の変動によってはインピーダンス Z が過度に低下しないように定め、例えば上述の交差点よりもインピーダンス Z が安定する側とする。

【0018】次に、このようなコア損失 R_c を実現するコア設計の手法について説明する。ここでは、コアの材質として比透磁率が約3000のNiZn系フェライトコアを選ぶ。コア形状をトロイダル形とし、外形13mm、内径6mmであって、コイルの巻数は3Tとする。すると、ここでは共振周波数が5MHzに生ずるので、必要なコア損失 R_c は約100Ωになっている。そこで、コアの厚さを4mmとしている。

【0019】次に、本発明の変形実施例を説明する。アースラインチョークコイル L_3 のコア材の比透磁率 μ を数千～数万と選んだ場合、比透磁率 μ は0.1～1MHz付近で低下を始めることが知られている。このため、MHz帯域でのグラドループにおけるインピーダンスが低下して、ノイズフィルタ回路のEMIノイズ抑制力が低下する。そこで、高周波帯域でもインピーダンスが高く維持できるノイズフィルタ回路を実現する。

【0020】図4は本発明の変形実施例を示す回路図である。ここでは、図1と比較するとアースラインチョークコイル L_{31} 、 L_{32} が二個直列に接続されている。ここでチョークコイル L_{31} は前述のコア材の比透磁率 μ が数千～数万のものである。他方チョークコイル L_{32} は、コア材の比透磁率 μ が数百程度のもので、低周波帯域では高いインピーダンスを得られないが、高周波帯域になっても比透磁率 μ が変動しないので、実質的に高いインピーダンスが得られるという性質がある。このようなコアとして、コア材質には比透磁率 μ が約300のNiZn系フェライトコアがあり、前述の設計例に対応する形状としてはトロイダル形で外形16mm、内径8mm、厚さ4mmで巻数3Tとするとよい。

【0021】このように構成された装置の動作を次に説

は次式が成立している。

(4)

る。

(5)

明する。図5は図4の装置のノイズ低減効果の説明図

で、縦軸に減衰量 dB 、横軸に周波数をとっている。1MHz以上の帯域で破線で示したものは、図1の装置である。アースラインチョークコイルが一段なので、減衰量が低下してしまう領域がある。これに対して、この実施例ではアースラインチョークコイルを二段直列に接続しているので、実線で示すように高周波帯域でのノイズ低減効果が大きくなっている。

【0022】

【発明の効果】以上説明したように、本発明によればアースラインチョークコイルのコア損失 R_c を、アースラインチョークコイルのインダクタンスと金属基板のパッドと金属層との間の浮遊容量 C_g による共振を低減する値に選定しているので、コア材質の透磁率のバラツキがあっても、ノイズの低減特性が安定するという効果がある。

【図面の簡単な説明】

【図1】本発明の一実施例を示す回路図である。

【図2】共振回路の等価回路である。

【図3】共振回路のインピーダンス曲線図である。

【図4】本発明の変形実施例を示す回路図である。

【図5】図4の装置のノイズ低減効果の説明図である。

【図6】従来装置の構成ブロック図である。

【図7】アースラインチョークコイルを有する従来装置の構成図である。

【図8】金属基板回路の断面図である。

【図9】金属基板回路にアースラインチョークコイルを設けた場合の回路図である。

【図10】減衰特性の変動を説明する図である。

【符号の説明】

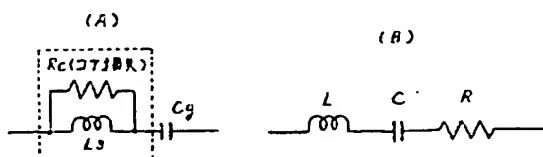
10 ノイズフィルタ回路

20 スイッチング電源

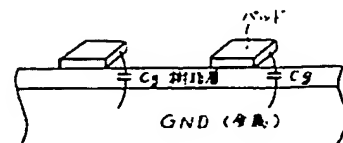
C_g 浮遊容量

L_3 アースラインチョークのインダクタンス

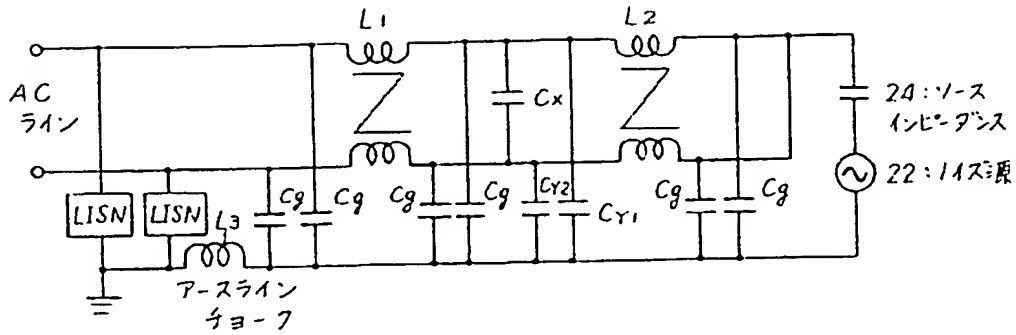
【図2】



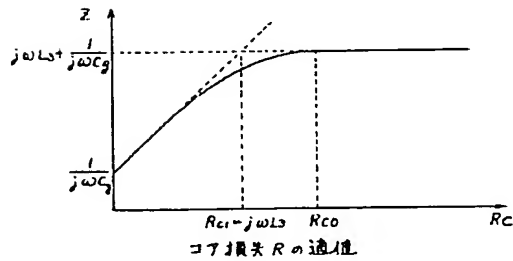
【図8】



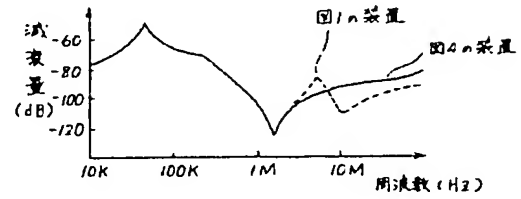
【図 1】



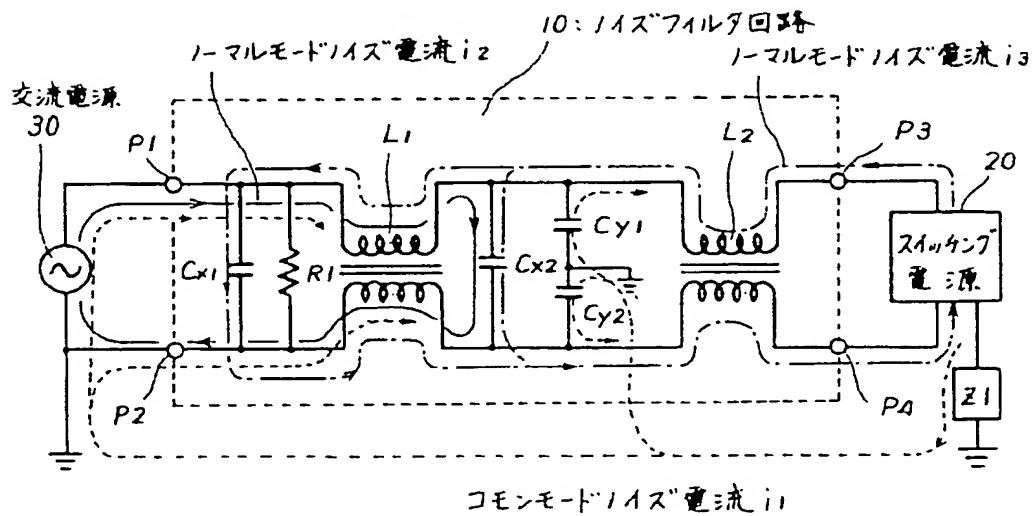
【図 3】



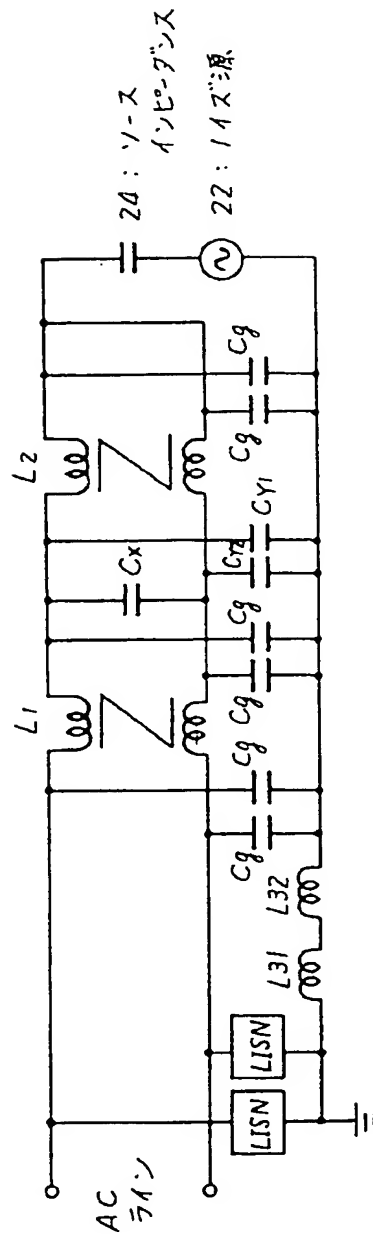
【図 5】



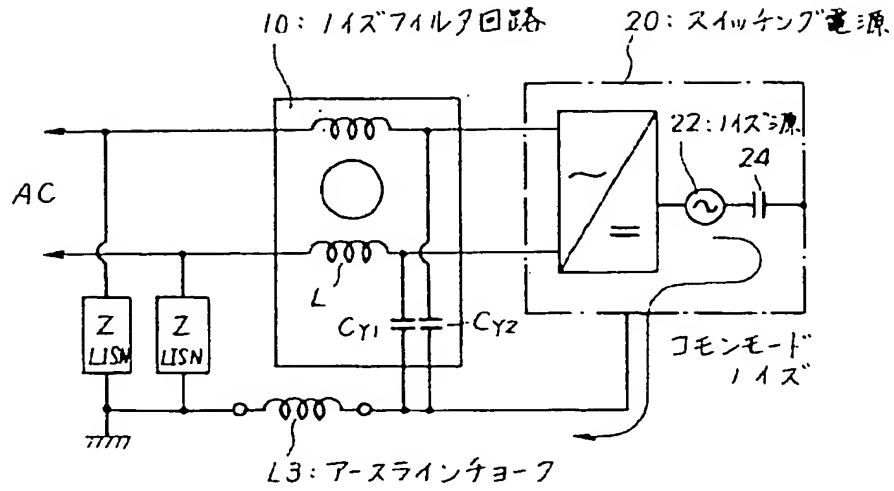
【図 6】



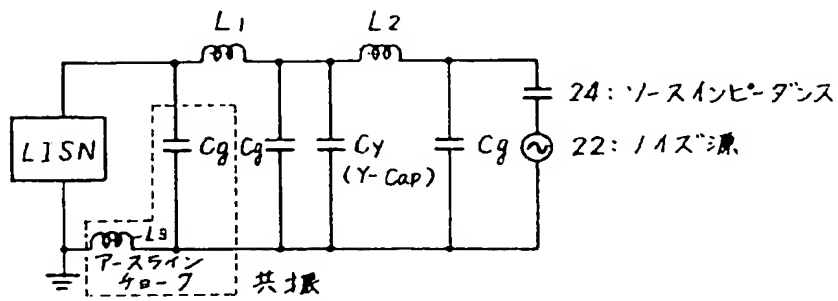
【図 4】



【図7】



【図9】



【図10】

